

FREQUENCY CONVERSION CIRCUIT

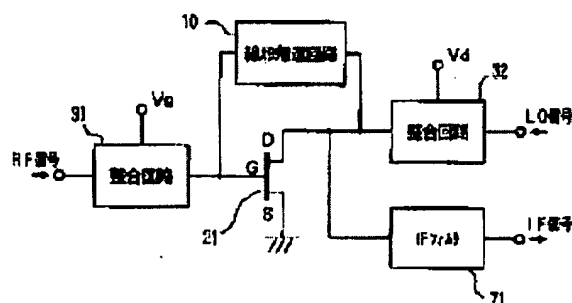
Patent number: JP7235836
Publication date: 1995-09-05
Inventor: ONODERA KIYOMITSU; others: 01
Applicant: NIPPON TELEGR & TELEPH CORP
Classification:
 - international: H03D7/00; H03D7/12
 - european:
Application number: JP19940026748 19940224
Priority number(s):

Report a data error here

Abstract of JP7235836

PURPOSE: To improve the intermodulation distortion characteristic without decreasing a conversion gain and an IF signal output level by connecting a linear feedback circuit between a drain (collector) and a gate (base) of a transistor (TR).

CONSTITUTION: An RF (radio frequency) signal is given to a gate G of a TR 21 of common source S connection via a matching circuit 31, an LO (local oscillation) signal is given to its drain D via a matching circuit 32 and an IF signal is extracted from the drain D via an IF (intermediate frequency) filter 71. A linear feedback circuit 10 is connected between the drain D and the gate G of the TR 21. The linear feedback circuit 10 is formed by connecting, for example, a capacitor and a resistor in series. Thus, the input impedance of the gate (base) G is reduced while keeping the gate width (total sum of the base electrode) of the TR 21 constant.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 D 7/00	D			
7/12	C			

審査請求 未請求 請求項の数11 O L (全 11 頁)

(21) 出願番号 特願平6-26748

(22) 出願日 平成6年(1994)2月24日

(71) 出願人 000004226

日本電信電話株式会社

東京都千代田区内幸町一丁目1番6号

(72) 発明者 小野寺 清光

東京都千代田区内幸町1丁目1番6号 日

本電信電話株式会社内

(72) 発明者 村口 正弘

東京都千代田区内幸町1丁目1番6号 日

本電信電話株式会社内

(74) 代理人 弁理士 古谷 史旺

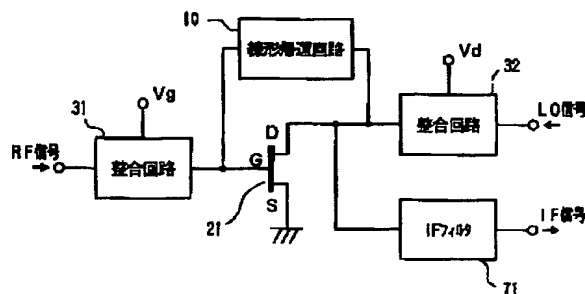
(54) 【発明の名称】 周波数変換回路

(57) 【要約】

【目的】 無線通信に用いる送受信機において、RF信号とLO信号を混合してIF信号に変換する周波数変換回路に関し、トランジスタのゲート幅（ベース電極の総面積）を一定に保ったまま、変換利得およびIF信号出力レベルを低下させることなく、相互変調歪み特性を大幅に改善する。

【構成】 トランジスタにRF信号およびLO信号を入力し、変換周波数であるIF信号を出力する周波数変換回路において、トランジスタのドレイン（コレクタ）とゲート（ベース）との間に線形帰還回路を接続する。

本発明の周波数変換回路の第1実施例



【特許請求の範囲】

【請求項1】 トランジスタに無線周波数信号および局部発振信号を入力し、変換周波数である中間周波数信号を出力する周波数変換回路において、

前記トランジスタのドレイン（コレクタ）とゲート（ベース）との間に線形帰還回路を接続した構成であることを特徴とする周波数変換回路。

【請求項2】 トランジスタのゲート（ベース）に無線周波数信号を入力し、ドレイン（コレクタ）に局部発振信号を入力し、ドレイン（コレクタ）から中間周波数信号を出力する周波数変換回路において、

前記トランジスタのドレイン（コレクタ）とゲート（ベース）との間に、線形帰還回路を接続した構成であることを特徴とする周波数変換回路。

【請求項3】 トランジスタのゲート（ベース）に無線周波数信号と局部発振信号を入力し、ドレイン（コレクタ）から中間周波数信号を出力する周波数変換回路において、

前記トランジスタのドレイン（コレクタ）とゲート（ベース）との間に、線形帰還回路を接続した構成であることを特徴とする周波数変換回路。

【請求項4】 第1のトランジスタのソース（エミッタ）と第2のトランジスタのドレイン（コレクタ）を接続し、第1のトランジスタのゲート（ベース）に局部発振信号を入力し、第2のトランジスタのゲート（ベース）に無線周波数信号を入力し、第1のトランジスタのドレイン（コレクタ）から中間周波数信号を出力する周波数変換回路において、

前記第1のトランジスタのドレイン（コレクタ）と、前記第1のトランジスタまたは前記第2のトランジスタのゲート（ベース）との間に、線形帰還回路を接続した構成であることを特徴とする周波数変換回路。

【請求項5】 第1のトランジスタのソース（エミッタ）と第2のトランジスタのドレイン（コレクタ）を接続し、第1のトランジスタのゲート（ベース）に無線周波数信号を入力し、第2のトランジスタのゲート（ベース）に局部発振信号を入力し、第1のトランジスタのドレイン（コレクタ）から中間周波数信号を出力する周波数変換回路において、

前記第1のトランジスタのドレイン（コレクタ）と、前記第1のトランジスタまたは前記第2のトランジスタのゲート（ベース）との間に、線形帰還回路を接続した構成であることを特徴とする周波数変換回路。

【請求項6】 請求項4または請求項5に記載の第1のトランジスタおよび第2のトランジスタを1つのデュアルゲート電界効果トランジスタに替えたことを特徴とする周波数変換回路。

【請求項7】 トランジスタのゲート（ベース）に無線周波数信号を入力し、ソース（エミッタ）に局部発振信号を入力し、ドレイン（コレクタ）から中間周波数信号

を出力する周波数変換回路において、

前記トランジスタのドレイン（コレクタ）とゲート（ベース）との間に、線形帰還回路を接続した構成であることを特徴とする周波数変換回路。

【請求項8】 トランジスタのゲート（ベース）に局部発振信号を入力し、ドレイン（コレクタ）に無線周波数信号を入力し、ドレイン（コレクタ）から中間周波数信号を出力する周波数変換回路において、

前記トランジスタのドレイン（コレクタ）とゲート（ベース）との間に、線形帰還回路を接続した構成であることを特徴とする周波数変換回路。

【請求項9】 請求項1ないし請求項8のいずれかに記載の周波数変換回路において、

線形帰還回路は、キャパシタと抵抗器とを直列に接続した構成であることを特徴とする周波数変換回路。

【請求項10】 請求項1ないし請求項8のいずれかに記載の周波数変換回路において、

線形帰還回路は、キャパシタと、抵抗器と、インダクタを含む回路とを直列に接続した構成であることを特徴とする周波数変換回路。

【請求項11】 請求項1ないし請求項8のいずれかに記載の周波数変換回路において、

線形帰還回路は、キャパシタと、抵抗器と、抵抗器およびキャパシタの並列回路とを直列に接続した構成であることを特徴とする周波数変換回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、無線通信に用いる送受信機において、無線周波数信号（以下「RF信号」という。）と局部発振信号（以下「LO信号」という。）を混合して中間周波数信号（以下「IF信号」という。）に変換する周波数変換回路に関する。

【0002】

【従来の技術】 受信機フロントエンドの相互変調歪み特性は、主に周波数変換回路（ミキサ回路）に左右される。したがって、周波数変換回路の相互変調歪み特性を改善することが、フロントエンド全体の相互変調歪みの改善に最も有効であり、ダイナミックレンジの向上に直接つながる。

【0003】 しかし、周波数変換回路の相互変調歪みの改善を主眼においた汎用的な回路構成はいまだ検討されていない。現在採用されている周波数変換回路の相互変調歪み抑圧方法は、入力レベルを低下させるか、トランジスタのゲート幅（ベース電極の総面積）を大きくするものであった。なお、トランジスタを用いた周波数変換回路は、RF信号およびLO信号の入力と、IF信号の出力とをトランジスタの3端子のいずれに割り当てるかで種々の回路構成が考えられている。

【0004】 図11は、相互変調歪み特性が比較的良好な従来の周波数変換回路の構成例である（G. Tomasetti,

"An Usual Microwave Mixer", Proc. 16th European Microwave Conf., 754 (1987)).

【0005】図において、ソース(S)接地のトランジスタ21のゲート(G)にRF信号を入力し、ドレイン(D)にLO信号を入力し、ドレインからIF信号を取り出す構成である。なお、トランジスタ21のゲートにRF信号に対する整合回路61が接続され、ドレインにLO信号に対する整合回路62が接続される。また、トランジスタ21のドレインにIF信号を通過させ、RF信号およびLO信号を阻止するIFフィルタ71が接続される。

【0006】本構成の周波数変換回路を移動通信周波数である1GHz付近で使用すると、トランジスタの入力インピーダンスはゲート・ソース間容量が支配的で比較的大きくみえる。たとえば、100 μ mゲート幅のGaAs電界効果トランジスタの場合には、ゲート・ソース間容量に起因する入力インピーダンスは約2k Ω にもなる。一方、ゲートの電圧振幅は閾値電圧とゲートショットキー電圧で一義的に決まるので、入力インピーダンスが大きいとRF信号に対するダイナミックレンジが狭くなり、相互変調歪み特性も数GHz~数十GHzの場合よりも大幅に劣化する。

【0007】ダイナミックレンジを広くするには、ゲート幅を大きくしてトランジスタの入力インピーダンスを小さくする方法が最も簡単である。たとえば、ゲート幅を2倍にすると、出力されるIF信号レベルは3dB低下するが、最も大きな妨害となる3次相互変調歪みレベルが9dB低下するので、D/U比(同一チャネル混信保護比)は6dB向上する。しかし、この方法では、変換利得が3dB減少するとともに、トランジスタの直流に対する消費電力が2倍となる。また、変換利得の低下を補償するには、ドレインから入力するLO信号レベルを大きくしなければならなかった。

【0008】図12は、相互変調歪みの抑圧に主眼をおいた従来の周波数変換回路の構成例である(S.A. Maas, IEEE Trans. MTT, vol. 35, 425 (1987))。図において、ソース(S)接地のトランジスタ21のドレイン(D)からRF信号を入力し、ゲート(G)からLO信号を入力し、ドレインからIF信号を取り出す構成である。なお、トランジスタ21のゲートにLO信号に対する整合回路63が接続され、ドレインにRF信号に対する整合回路64が接続される。また、トランジスタ21のドレインにIF信号を通過させ、RF信号およびLO信号を阻止するIFフィルタ71が接続される。

【0009】本構成の周波数変換回路は、LO信号によるトランジスタのスイッチング動作を利用している。したがって、トランジスタの線形領域が高い線形抵抗となるので、相互変調歪みが十分に抑圧される。しかし、増幅作用のほとんどないトランジスタの線形領域で動作しているため、変換利得が小さくかつ雑音特性も良好でな

かった。

【0010】

【発明が解決しようとする課題】従来の周波数変換回路では、相互変調歪みレベルを低下させる構成をとると、同時にIF信号の出力レベルの低下が避けられなかった。したがって、次段以降の増幅器の負担が大きくなっていた。

【0011】本発明は、トランジスタのゲート幅(ベース電極の総面積)を一定に保ったまま、変換利得およびIF信号出力レベルを低下させることなく、相互変調歪み特性を大幅に改善することができる周波数変換回路を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明は、トランジスタにRF信号およびLO信号を入力し、変換周波数であるIF信号を出力する周波数変換回路において、トランジスタのドレイン(コレクタ)とゲート(ベース)との間に線形帰還回路を接続する。

【0013】線形帰還回路は、キャパシタと抵抗器とを直列に接続した構成、あるいはキャパシタと抵抗器とインダクタを含む回路とを直列に接続した構成、あるいはキャパシタと抵抗器と抵抗器およびキャパシタの並列回路とを直列に接続した構成である。

【0014】

【作用】本発明の周波数変換回路は、トランジスタのドレイン(コレクタ)とゲート(ベース)との間に線形帰還回路を接続することにより、トランジスタのゲート幅(ベース電極の総面積)を一定に保ったまま、ゲート(ベース)の入力インピーダンスを低下させることができる。これにより、ゲート(ベース)から入力される信号(RF信号またはLO信号)に対するダイナミックレンジを大きくすることができ、ゲート(ベース)周りに起因する相互変調歪み特性を良くすることができる。また、負帰還を施した増幅器の場合と同様に、線形帰還回路によって歪成分が位相的に相殺しあい、相互変調歪み特性を向上させることができる。

【0015】さらに、線形帰還回路を接続したことにより、ゲート(ベース)およびドレイン(コレクタ)の整合が取りやすくなるとともに、LO信号およびRF信号がトランジスタに効率よく入力されるようになり、線形帰還回路による利得低下分を補うことができる。

【0016】

【実施例】図1は、本発明の周波数変換回路の第1実施例の構成を示す(請求項2)。図において、ソース(S)接地のトランジスタ21のゲート(G)に整合回路31を介してRF信号を入力し、ドレイン(D)に整合回路32を介してLO信号を入力し、ドレインからIFフィルタ71を介してIF信号を取り出す構成である。さらに、本発明の特徴として、トランジスタ21のドレインとゲートとの間に線形帰還回路10が接続され

る。

【0017】図2は、線形帰還回路10の実施例を示す。図において、(1)はキャパシタ11と、抵抗器12とを直列に接続した構成である。(2)はキャパシタ11と、抵抗器12と、インダクタ13とを直列に接続した構成である。(3)はキャパシタ11と、抵抗器12と、インダクタ13および抵抗器14の並列回路とを直列に接続した構成である。(4)はキャパシタ11と、抵抗器12と、インダクタ13およびキャパシタ15の並列回路とを直列に接続した構成である。(5)はキャパシタ11と、抵抗器12と、抵抗器14およびキャパシタ15の並列回路とを直列に接続した構成である。

【0018】図3は、図2(1)に示す線形帰還回路10を用いた場合の変換利得および3次相互変調歪み特性について、計算機シミュレーションを行った結果を示す。計算条件は、RF信号を1.9GHz、-15dBm、LO信号を1.65GHz、0dBm、バイアス条件を一定とした。

【0019】図3(1)は、キャパシタ11の容量C(=0.3pF, 4.8pF)および抵抗器12の抵抗R(=50Ω~1200Ω)と、変換利得CGおよび3次相互変調歪みに対するD/U比の関係を示す。抵抗Rを小さくするに従って線形帰還作用が強くなり、変換利得CGをあまり低下させることなくD/U比が増加することがわかる。また、キャパシタ11の容量Cが0.3pFと4.8pFではD/U比の改善効果に著しい差があるので、ある程度大きな容量が必要である。たとえば、RF信号に対するインピーダンスの絶対値で100Ω以下になるものが必要である。

【0020】図3(2)は、(1)に示す結果を変換利得CGとD/U比との関係に変換したものである。なお、点aは、図1に示す従来の周波数変換回路の特性である。線形帰還回路10を接続せず、ゲート幅を広くして相互変調歪み特性を向上させた場合は、上述したようにゲート幅を2倍にするとD/U比が6dB増加するが、変換利得CGは3dB減少する。すなわち、図中点aを通る直線上の特性しか得られない。一方、本実施例のように線形帰還回路10を接続することにより、同等の変換利得CGが得られる従来回路に比べて、D/U比が10dB以上も向上できることがわかる。

【0021】図4は、図2(2)に示す線形帰還回路10を用いた場合の変換利得および3次相互変調歪み特性と、雑音指数について、計算機シミュレーションを行った結果を示す。計算条件は、RF信号を1.9GHz、-15dBm、LO信号を1.65GHz、0dBm、バイアス条件を一定とした。また、キャパシタ11の容量Cを4.8pF、抵抗器12の抵抗Rを600Ωとし、インダクタ13のインダクタンスLをパラメータとした。

【0022】インダクタンスLを増加させると、変換利得CGおよびD/U比がともに増加し、キャパシタ11と抵抗器12だけのものより良好な相互変調歪み特性が得られることがわかる。また、インダクタンスLの増加

に伴い、雑音指数も減少することがわかる。

【0023】図5は、図2(3)に示す線形帰還回路10を用いた場合の変換利得および3次相互変調歪み特性について、計算機シミュレーションを行った結果を示す。計算条件は、RF信号を1.9GHz、-15dBm、LO信号を1.65GHz、0dBm、バイアス条件を一定とした。また、キャパシタ11の容量Cを4.8pF、抵抗器12、14の抵抗Rとともに600Ωとし、インダクタ13のインダクタンスLをパラメータとした。

【0024】インダクタンスLを増加させると、D/U比は増加しないものの変換利得CGが向上するので、キャパシタ11と抵抗器12だけのものより良好な相互変調歪み特性が得られることがわかる。なお、インダクタンスLの増加に伴い雑音指数も減少する。さらに、インダクタ13および抵抗器14の並列回路がフィルタの役割をし、周波数変換回路における3信号(RF信号、LO信号、IF信号)の帰還量および位相を相対的に変化させることができる。このフィルタ効果を用いて、インダクタ13のインダクタンスLと抵抗器14の抵抗Rを調整することにより、変換利得CGの向上と同様にD/U比の向上を図ることができる。

【0025】また、図2(4)に示すインダクタ13およびキャパシタ15の並列回路についても、同様にインダクタ13のインダクタンスLとキャパシタ15の容量Cを調整することにより、変換利得CGおよびD/U比の向上を図ることができる。

【0026】また、図2(5)に示す抵抗器14およびキャパシタ15の並列回路についても、同様に抵抗器14の抵抗Rとキャパシタ15の容量Cを調整することにより、変換利得CGおよびD/U比の向上を図ることができる。

【0027】図6は、本発明の周波数変換回路の第2実施例の構成を示す(請求項3)。図において、ソース接地のトランジスタ21のゲートに整合回路33を介して合成器81で合成されたRF信号およびLO信号を入力し、ドレインから整合回路34を介してIF信号を取り出す構成である。さらに、トランジスタ21のドレインとゲートとの間に、図2に示す構成の線形帰還回路10が接続される。なお、合成器81は、ラングカプラ、ウィルキンソンデバイダその他を用いることができる。

【0028】本実施例構成においても線形帰還回路10を接続することにより、同等の変換利得CGが得られる従来回路に比べて、D/U比を10dB以上も向上させることができる。

【0029】図7は、本発明の周波数変換回路の第3実施例の構成を示す(請求項4)。図7(1)において、トランジスタ22のソース端子とトランジスタ23のドレイン端子を接続し、トランジスタ23のソース端子を接地する。トランジスタ22のゲートに整合回路35を介してLO信号を入力し、トランジスタ23のゲートに整

合回路36を介してRF信号を入力し、トランジスタ22のドレインから整合回路37を介してIF信号を取り出す構成である。さらに、トランジスタ22のドレインとゲートとの間に、図2に示す構成の線形帰還回路10が接続される。

【0030】本実施例構成においても線形帰還回路10を接続することにより、同等の変換利得CGが得られる従来回路に比べて、D/U比を10dB以上も向上させることができる。

【0031】なお、(1)の構成はLO信号に対する線形性を高めて低歪み効果を得るものである。また(2)に示すように、トランジスタ22のドレインとトランジスタ23のゲートとの間に線形帰還回路10を接続してもよい。この場合には、RF信号に対する線形性を高めて低歪み効果を得る。

【0032】さらに、トランジスタ22のソース端子とトランジスタ23のドレイン端子を接続した構成は、デュアルゲート電界効果トランジスタで置き替えることができる(請求項6)。

【0033】図8は、本発明の周波数変換回路の第4実施例の構成を示す(請求項5)。図8(1)において、トランジスタ24のソース端子とトランジスタ25のドレイン端子を接続し、トランジスタ25のソース端子を接地する。トランジスタ24のゲートに整合回路41を介してRF信号を入力し、トランジスタ25のゲートに整合回路42を介してLO信号を入力し、トランジスタ24のドレインから整合回路43を介してIF信号を取り出す構成である。さらに、トランジスタ24のドレインとゲートとの間に、図2に示す構成の線形帰還回路10が接続される。

【0034】本実施例構成においても線形帰還回路10を接続することにより、同等の変換利得CGが得られる従来回路に比べて、D/U比を10dB以上も向上させることができる。

【0035】なお、(1)の構成はRF信号に対する線形性を高めて低歪み効果を得るものである。また(2)に示すように、トランジスタ24のドレインとトランジスタ25のゲートとの間に線形帰還回路10を接続してもよい。この場合には、LO信号に対する線形性を高めて低歪み効果を得る。

【0036】さらに、トランジスタ24のソース端子とトランジスタ25のドレイン端子を接続した構成は、デュアルゲート電界効果トランジスタで置き替えることができる(請求項6)。

【0037】図9は、本発明の周波数変換回路の第5実施例の構成を示す(請求項7)。図において、ソース接地のトランジスタ21のゲートに整合回路47を介してRF信号を入力し、ソースに整合回路48を介してLO信号を入力し、ドレインから整合回路49を介してIF信号を取り出す構成である。さらに、トランジスタ21

のドレインとゲートとの間に、図2に示す構成の線形帰還回路10が接続される。

【0038】本実施例構成においても線形帰還回路10を接続することにより、同等の変換利得CGが得られる従来回路に比べて、D/U比を10dB以上も向上させることができる。

【0039】図10は、本発明の周波数変換回路の第6実施例の構成を示す(請求項8)。図において、ソース接地のトランジスタ21のゲートに整合回路50を介してLO信号を入力し、ドレインに整合回路51を介してRF信号を入力し、ドレインからIFフィルタ71を介してIF信号を取り出す構成である。さらに、トランジスタ21のドレインとゲートとの間に、図2に示す構成の線形帰還回路10が接続される。

【0040】本実施例構成においても線形帰還回路10を接続することにより、同等の変換利得CGが得られる従来回路(図12)に比べて、D/U比を10dB以上も向上させることができる。

【0041】なお、以上説明した実施例において、トランジスタ21、23、25のソース接地は、直接接地の他に、ソース端子とグランドとの間にインダクタ、抵抗器、キャパシタ、レベルシフト用ダイオードその他を挿入してもよい。また、各実施例における整合回路31～51は、それぞれ入力される信号周波数に対応した構成であり、それぞれバイパス回路を兼ねている。

【0042】また、トランジスタ21～25は電界効果トランジスタとして説明したが、バイポーラトランジスタを用いてもよい。その場合には、ゲートをベースに、ドレインをコレクタに、ソースをエミッタに対応させる。

【0043】

【発明の効果】以上説明したように、本発明の周波数変換回路は、トランジスタのドレイン(コレクタ)とゲート(ベース)との間に線形帰還回路を接続することにより、従来構成に比べて変換利得を損なうことなく3次相互変調歪み特性を大幅に改善することができる。

【0044】また、変換利得を低下させることなく、トランジスタのゲート幅(ベース電極の総面積)を実効的に数倍大きくしたのと同等の3次相互変調歪み特性の改善効果が得られるので、低消費電力化および回路規模の小型化を図ることができる。

【図面の簡単な説明】

【図1】本発明の周波数変換回路の第1実施例の構成を示す図。

【図2】線形帰還回路10の実施例を示す図。

【図3】図2(1)に示す線形帰還回路10を用いた場合の変換利得および3次相互変調歪み特性を示す図。

【図4】図2(2)に示す線形帰還回路10を用いた場合の変換利得および3次相互変調歪み特性と、雑音指数とを示す図。

9

【図5】図2(3)に示す線形帰還回路10を用いた場合の変換利得および3次相互変調歪み特性を示す図。

【図6】本発明の周波数変換回路の第2実施例の構成を示す図。

【図7】本発明の周波数変換回路の第3実施例の構成を示す図。

【図8】本発明の周波数変換回路の第4実施例の構成を示す図。

【図9】本発明の周波数変換回路の第5実施例の構成を示す図。

【図10】本発明の周波数変換回路の第6実施例の構成を示す図。

【図11】相互変調歪み特性が比較的良好な従来の周波

10

数変換回路の構成例を示す図。

【図12】相互変調歪みの抑圧に主眼をおいた従来の周波数変換回路の構成例を示す図。

【符号の説明】

10 線形帰還回路

11, 15 キャパシタ

12, 14 抵抗器

13 インダクタ

21~25 トランジスタ

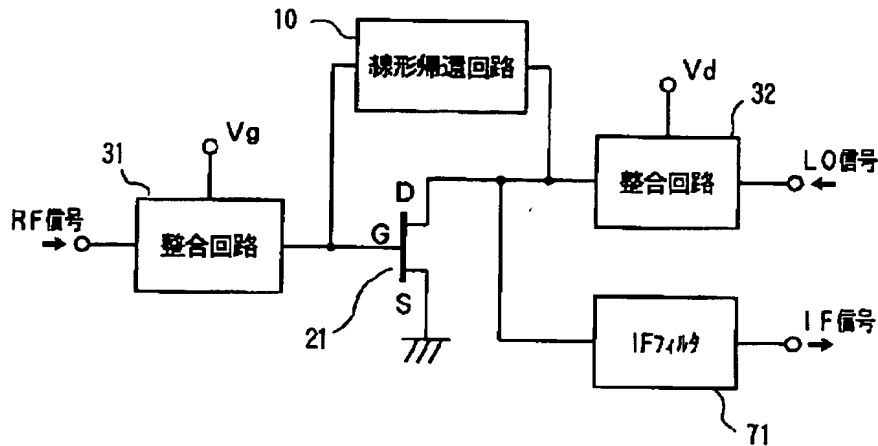
10 31~51, 61~64 整合回路

71 IFフィルタ

81 合成器

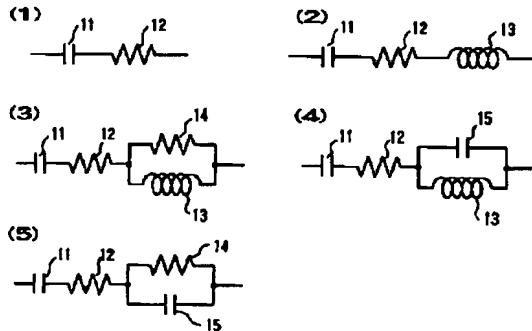
【図1】

本発明の周波数変換回路の第1実施例



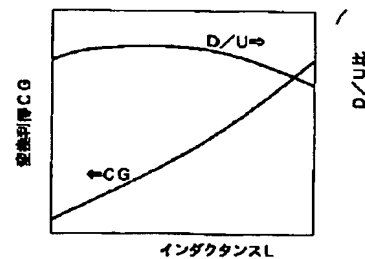
【図2】

線形帰還回路10の実施例



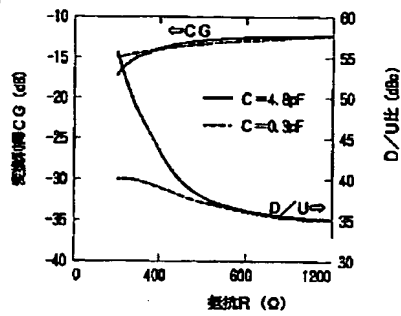
【図5】

図2(3)に示す線形帰還回路10を用いた場合の変換利得および3次相互変調歪み特性

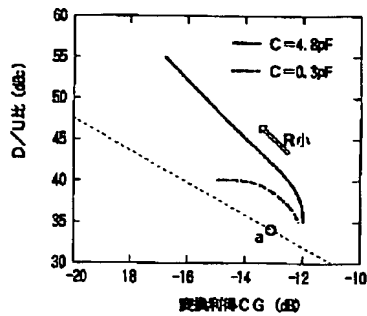


【図3】

図2(1)に示す線形帰還回路10を用いた場合の変換利得および3次相互変調歪み特性
(1)

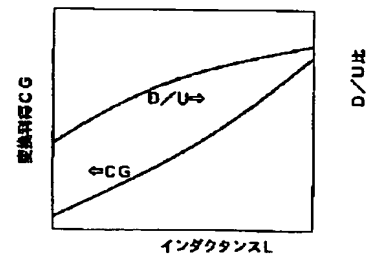


(2)

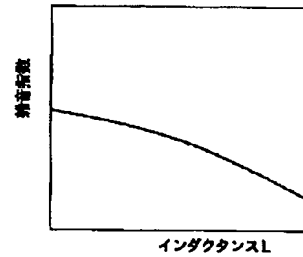


【図4】

図2(2)に示す線形帰還回路10を用いた場合の変換利得および3次相互変調歪み特性
(1)

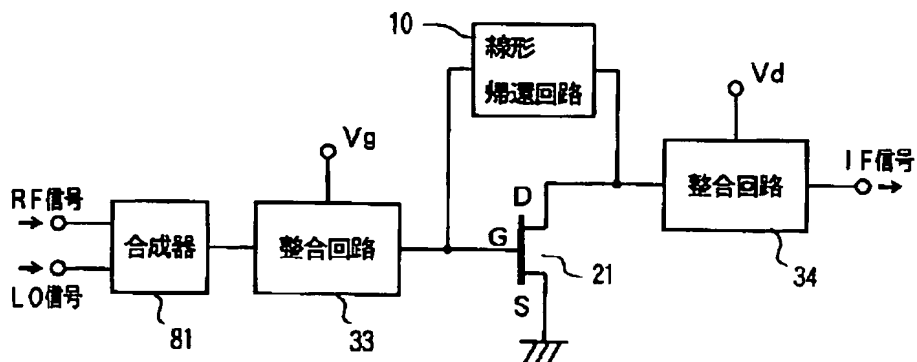


(2)



【図6】

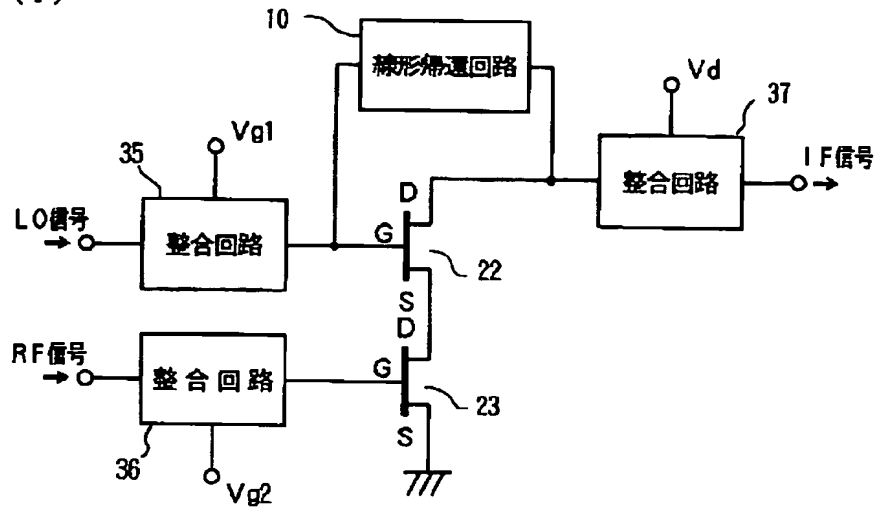
本発明の周波数変換回路の第2実施例



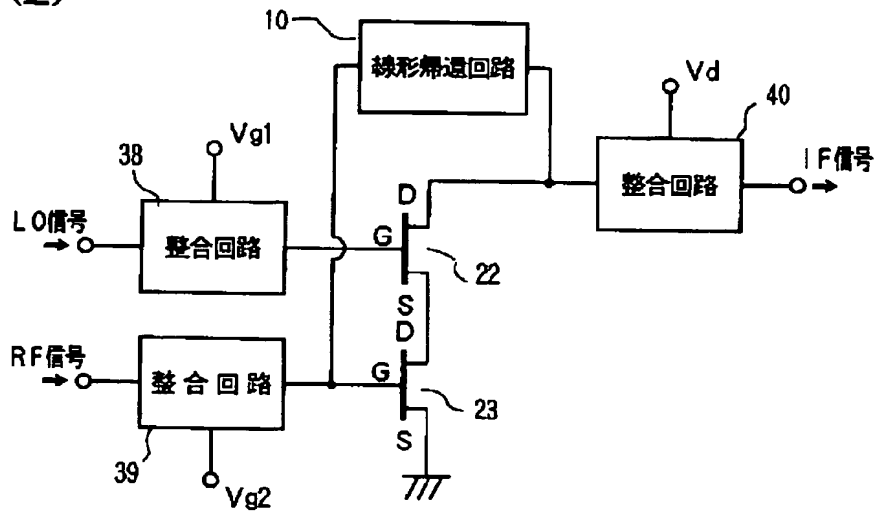
【図7】

本発明の周波数変換回路の第3実施例

(1)



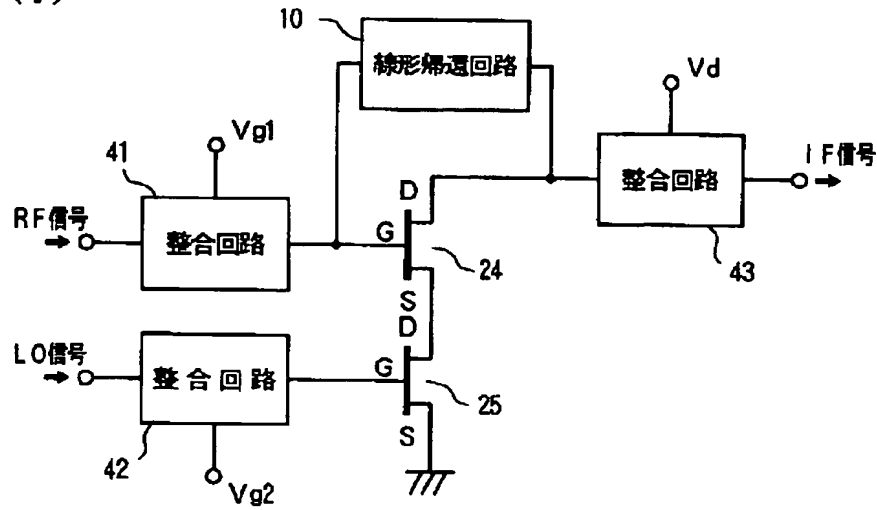
(2)



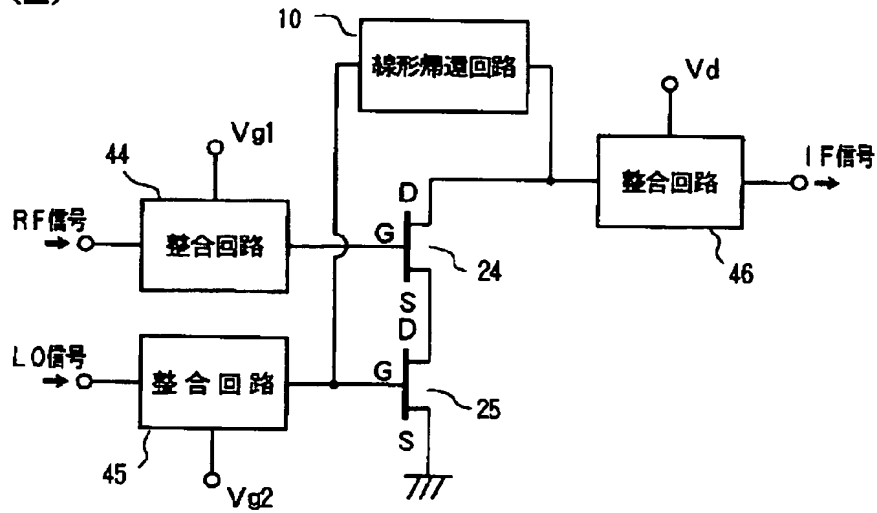
【図8】

本発明の周波数変換回路の第4実施例

(1)

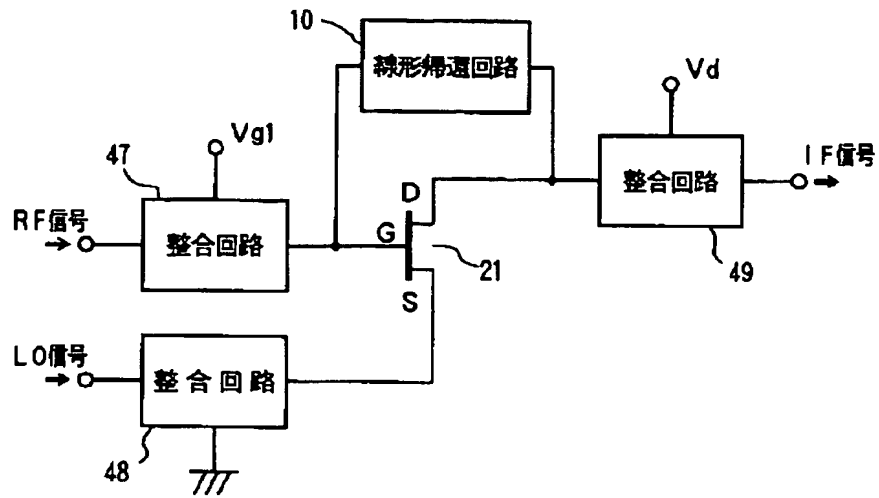


(2)



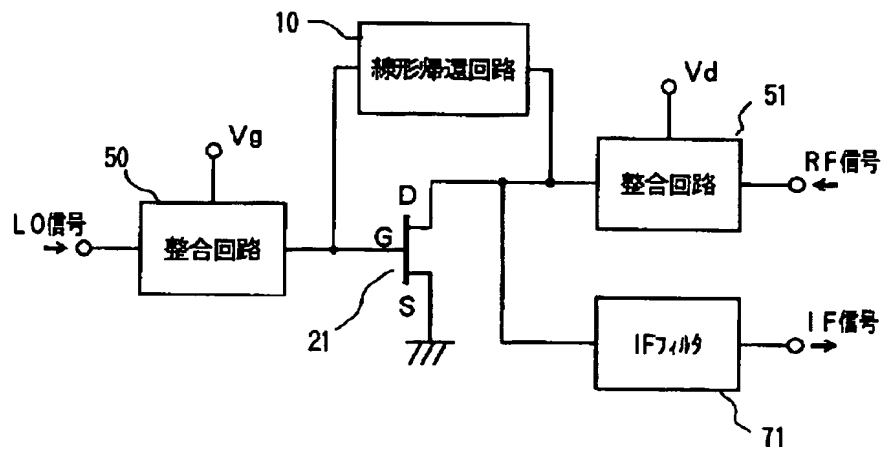
【図9】

本発明の周波数変換回路の第5実施例



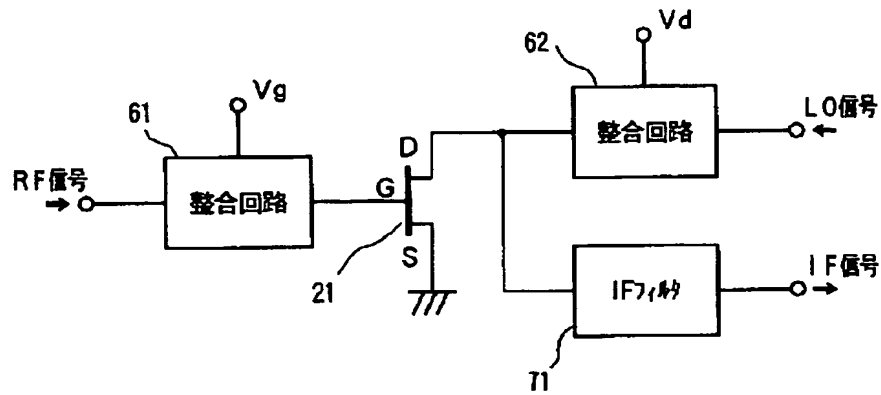
【図10】

本発明の周波数変換回路の第6実施例



【図 1 1】

相互変調歪み特性が比較的良好な従来の周波数変換回路の構成例



【図 1 2】

相互変調歪みの抑圧に主眼をおいた従来の周波数変換回路の構成例

